

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-189951

(43)Date of publication of application : 21.07.1998

(51)Int.Cl.

H01L 29/78

(21)Application number : 08-348676

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 26.12.1996

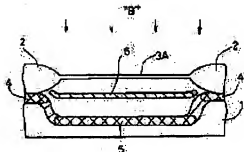
(72)Inventor : OKABE YUUSHIROU

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To attain a high threshold voltage with low ion implantation, without causing degradation of isolation characteristic.

SOLUTION: Boron ions ($11B^+$) are implanted under conditions for penetrating an LOCOS oxide 2 deposited on a P-type silicon substrate 1, in order to form a channel stopper layer 4 beneath the LOCOS oxide 2 of the same time as with a first channel ion implantation layer 5 in a deep region within the substrate 1. Subsequently, boron ions ($11B^+$) are implanted from above the substrate 1 under conditions of not penetrating the LOCOS oxide 2, in order to form a second channel ion implantation layer 6 beneath a region for forming a diffusion layer in the substrate which is shallower than the first channel ion implantation layer 5.



LEGAL STATUS

[Date of request for examination] 22.02.2001

[Date of sending the examiner's decision of rejection] 03.12.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

特開平10-189951

(5)HCl*	FI	301X
H01L 25/78	H01L 25/78	

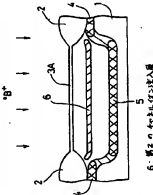
(21) 出生地
特羅普 3-348276

(22) 出生日
平成 8 年 (1996) 12 月 25 日

(7) 出資人
00001880
三井電機株式會社
大阪府守口市京浜本通 2 丁目 6 番 6 号
(72) 東洋電 岡部 裕太郎
大阪府守口市京浜本通 2 丁目 6 番 6 号
三井電機株式會社內
(74) 代國人 井邊士 友喜 御一 (4 名)

(54)【発明の名称】 半導体装置の製造方法

【(57)】**【要約】**
【課題】 素子分離特性を劣化させることなしに、少ないイオン柱入量で高いきい偏電圧を得ることを可能にする。



域である拡張層形成領域下近傍に第2のチャネルイオン注入層6を形成するものである。

【特許請求の範囲】

0 AGRICULTURE

0. Aの性質のLOCOS (Local Oxidation of Silico

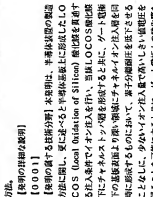
【請求項1】 一導電型のシリコン基板上に形成した1.OCOS酸化膜を貫通する注入条件で一導電型の不純物イオンをイオン注入し、当該1.OCOS酸化膜下にチャ

「面より強い吸気」にナチネルイオン注入層を同時に形成する半導体装置の製造方法において、
 ① 形成したLOCOS酸化層を貫通しない注入条件で一導電型の第1物質イオンをイオン注入して前記ナチネルイオン注入層よりも基板の深い領域に結晶化のナチネルイオン注入層を形成することと特徴とする半導体装置の製造方法。

図1は、図2の構成要素を、さらに詳細に示す。図2の構成要素は、図1の構成要素を、さらに詳細に示す。図2の構成要素は、図1の構成要素を、さらに詳細に示す。

前記タート盛櫃の面積

方法。
【発明の詳細な説明】
【0001】
【発明の属する技術分



導くとしてセルの周辺と
する。

【0002】 仕組の

第1の課題を有する半

の事象を基に、例えば

上の所望領域をフィー

(S)

を示す第2の断面図である。

【図3】本発明の一実施の形態の半導体装置の製造方法を示す第3の断面図である。

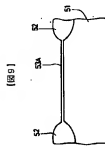
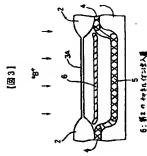
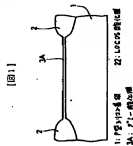
【図4】本発明の一実施の形態の半導体装置の製造方法を示す第4の断面図である。

【図5】本発明の一実施の形態の半導体装置の製造方法を示す概略の断面図である。

【図6】本発明の一実施の形態の半導体装置の製造方法を示す附図の断面図である。

【図7】本発明の半導体装置と従来の半導体装置との各

【図8】本発明の他の実施の形態の形態の半導体装置の製造方法を示す断面図である。



【図9】従来の半導体装置の製造方法を示す第1の断面図である。

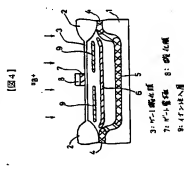
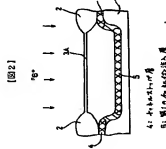
【図10】は宋の平考体系盟の製造方法を示す第2の断面図である。

【図 11】従来の半導体装置の製造方法を示す第 3 の断面図である。

【図12】従来の半導体装置の製造方法を示す第4の断面図である。

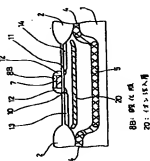
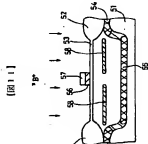
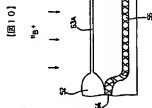
【図13】従来の半導体装置の製造方法を示す第5の断面図である。

【図 14】は第 2 の問題を説明するための半導体装置の製造方法を示す断面図である。

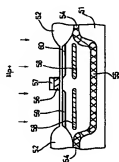


【圖 7】

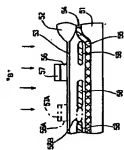
	試料	含水率 (%)	比容 V_s (cm ³ /g)	最大干密度 ρ_{dmax} (g/cm ³)	液限 w_L (%)	塑限 w_P (%)	塑性指数 I_p (%)	统一分类
①	砂質粘土	0.68	0.11	2.17	8.29	12.79	0.018	SC
②	粘質土	0.64	0.17	2.37	8.93	14.53	0.018	CL



【図12】



【図14】



【図13】

